

Transistores de Efecto de Campo: MOSFET

1- Estructura MIS

Si bien la terminología MOS se utiliza para designar al sistema Metal-Óxido-Silicio, en el cual el óxido generalmente es dióxido de silicio (SiO_2), el nombre más general corresponde a la llamada estructura MIS (Metal-Insulator-Semiconductor) formada por la unión de un metal, un aislante y un semiconductor; el aislante no es necesariamente SiO_2 y el semiconductor puede no ser silicio.

Para entender el funcionamiento del dispositivo MOSFET debemos comenzar por interpretar físicamente la estructura MIS, denominada también capacitor MOS.

La Figura 1 muestra la estructura básica de un capacitor MOS formado por una delgada capa de SiO_2 de espesor t_{ox} , intercalada entre un sustrato de silicio tipo P y una placa metálica. Esta última puede ser hecha de aluminio o de silicio policristalino fuertemente contaminado (que tiene propiedades metálicas), y se denomina compuerta o puerta (G). Otra capa metálica se deposita sobre el sustrato formando un contacto eléctrico, generalmente conectado al potencial de tierra, denominado contacto de sustrato (B).

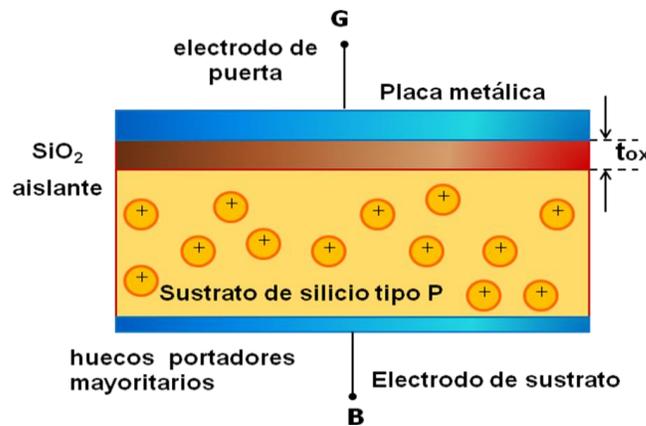


Figura 1

Se puede realizar una analogía del funcionamiento de la estructura MOS con el comportamiento de un capacitor de placas planas paralelas. En este caso, si se aplica un potencial que hace la placa superior negativa respecto a la placa inferior, existirá una carga sobre las placas, Figura 2. La placa superior se cargará en forma negativa y la placa inferior positiva, induciéndose un campo eléctrico E entre las placas.

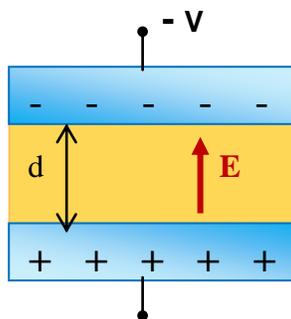


Figura 2

La capacidad por unidad de área es:

$$C = \frac{\epsilon}{d}$$

ϵ : permitividad del dieléctrico
 d : separación de las placas.

La carga por unidad de área sobre cada placa: $Q = CV$
 y la magnitud del campo eléctrico:

$$E = \frac{V}{d}$$

Transistor de efecto de campo: JFET y MOSFET

Dispositivos Electrónicos A- curso 2010

La Figura 3 muestra la estructura de un capacitor MOS con sustrato de tipo P, para las mismas condiciones de polarización que el capacitor de la Figura 2.

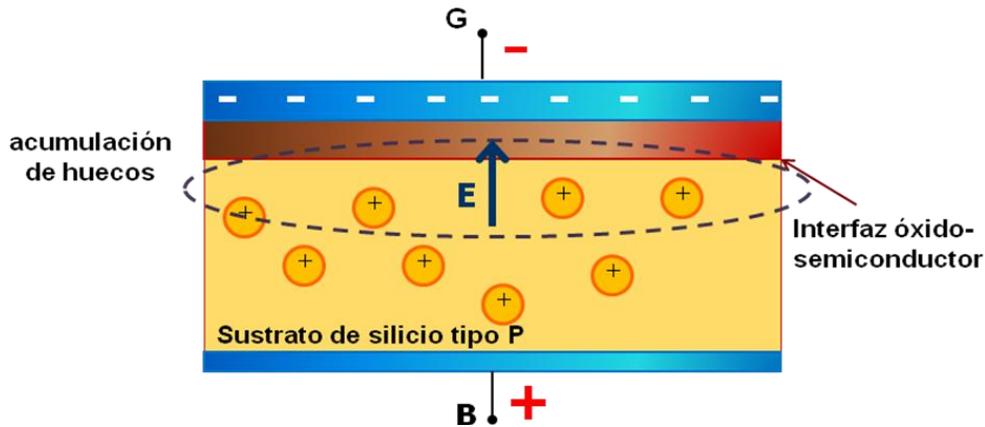


Figura 3

La parte superior del metal de puerta será negativo respecto del sustrato y se inducirá un campo eléctrico E . Si este campo E penetra hacia el sustrato semiconductor, los huecos (portadores mayoritarios) experimentarán una fuerza hacia la interfaz óxido-semiconductor. Se producirá así una capa de acumulación de huecos en la juntura óxido-semiconductor similar a la carga positiva de la placa inferior del capacitor de placas planas paralelas de la Figura 2.

La Figura 4 muestra el comportamiento cuando se aplica la polaridad opuesta.

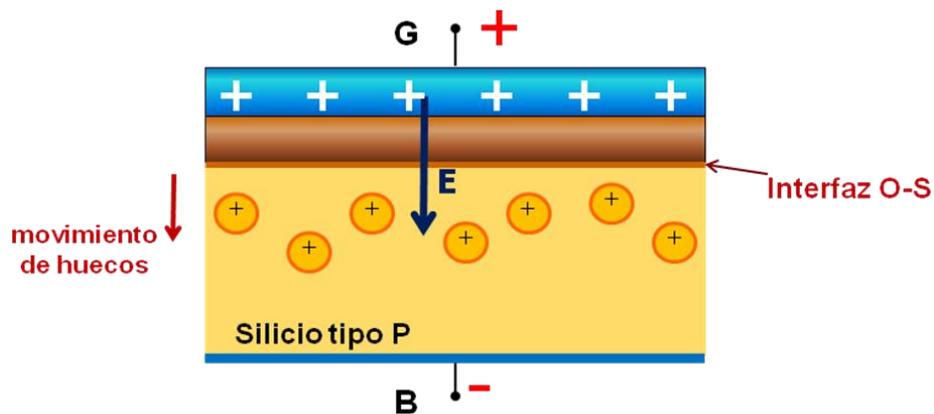


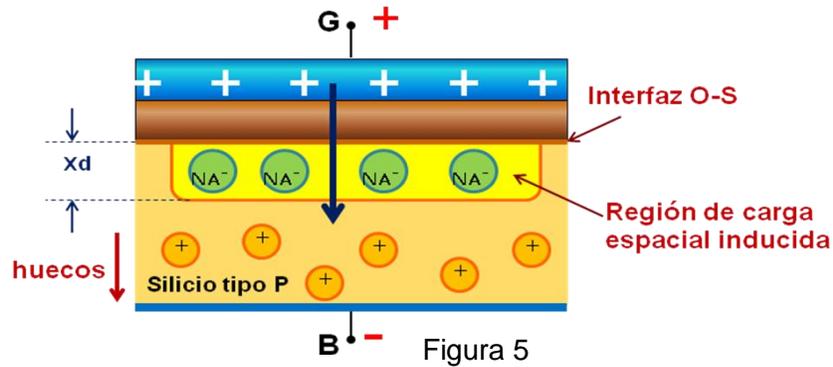
Figura 4

Sobre la placa metálica de puerta existirá una carga positiva induciéndose un campo eléctrico E de dirección opuesta al anterior.

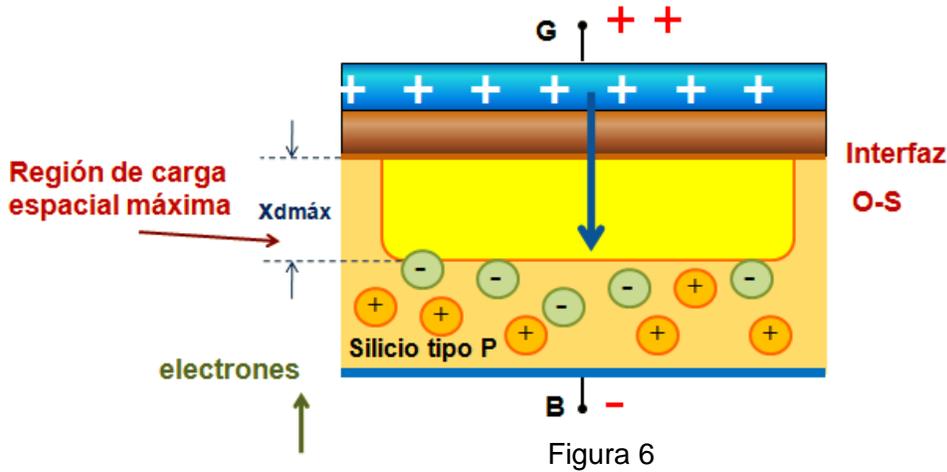
Si el campo eléctrico E penetra el sustrato semiconductor, los huecos (portadores mayoritarios en el sustrato P) experimentarán una fuerza que los alejará de la interfaz óxido-semiconductor. Se crea así una región de carga espacial negativa debido a los átomos aceptores ionizados fijos. La carga negativa en la región de vaciamiento inducida es similar a la carga negativa sobre la placa inferior del capacitor de la Figura 2.

La situación anterior para el capacitor MOS se representa en la Figura 5.

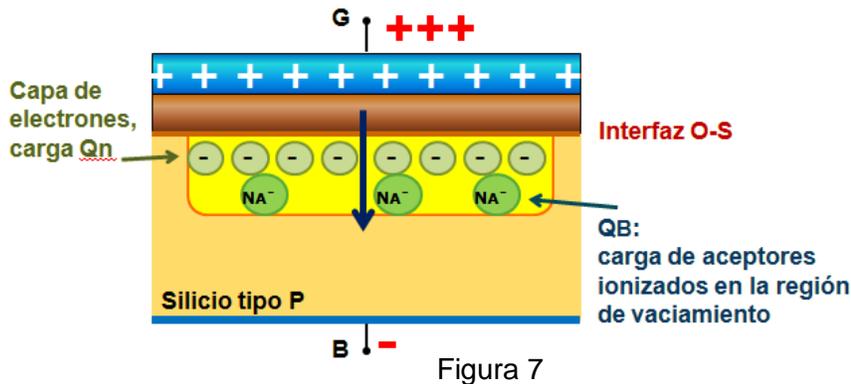
Transistor de efecto de campo: JFET y MOSFET
 Dispositivos Electrónicos A- curso 2010



Al seguir aumentando la polarización de puerta la región de carga espacial llega a un máximo. El campo eléctrico tiene una intensidad suficiente como para atraer electrones desde el interior del sustrato semiconductor, donde son portadores minoritarios, hacia la interfaz óxido-semiconductor, Figura 6.



Al aumentar la polarización de puerta aún más llega un momento donde la cantidad de electrones acumulados debajo de la región de óxido forma una capa superficial de carga negativa que cambia las propiedades del semiconductor en esa zona. Para una tensión de puerta $V_{GB} = V_T$, denominada **potencial umbral**, la región semiconductor debajo del óxido tiene propiedades de semiconductor tipo N, en tanto que en el resto se mantienen las propiedades del sustrato P, Figura 7.



Transistor de efecto de campo: JFET y MOSFET

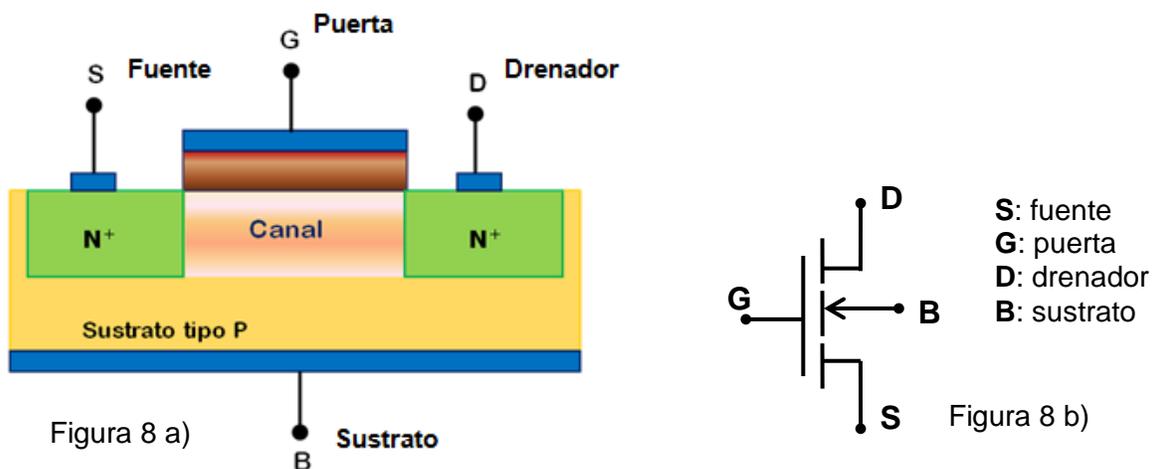
Dispositivos Electrónicos A- curso 2010

El comportamiento de esta estructura MIS será la base de funcionamiento del transistor MOSFET. Se destacan los siguientes aspectos:

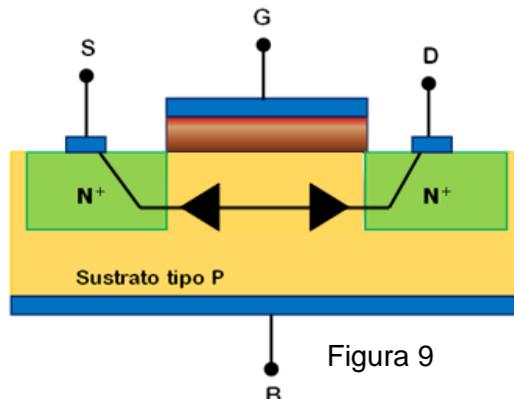
- Formación de una capa superficial de electrones en la zona de interfaz óxido-semiconductor debajo del óxido
- El potencial V_{GB} que produce este efecto se denomina potencial umbral V_T
- El potencial umbral V_T es positivo para un sustrato de tipo P
- V_T se controla en el proceso de fabricación. Depende del tipo y dopaje del sustrato, y del material y espesor t_{ox} del óxido.

2- Transistor MOSFET

La Figura 8 a) muestra un esquema simplificado de un transistor de efecto de campo MOSFET de canal N. Consta de un sustrato de Silicio tipo P que contiene dos regiones de silicio tipo N fuertemente impurificadas (N^+). Entre esas dos regiones N se crece una delgada capa de óxido (dióxido de silicio). Sobre la misma se deposita una capa metálica que forma el terminal denominado Puerta (G). En las regiones N^+ y el sustrato también se realizan contactos denominados Fuente (S), Drenador (D) y Sustrato (B). En la mayoría de las aplicaciones el terminal de Sustrato está al mismo potencial que Fuente. La región que se encuentra debajo de la capa de óxido entre las dos regiones N^+ se denomina canal. En la Figura 8 b) se muestra el símbolo esquemático de este tipo de MOSFET denominado de acumulación o normalmente bloqueado.



Para $V_{GS} = 0$ las regiones de fuente S y drenador D están separadas por uniones PN en oposición, de modo que entre ellas aparece una resistencia muy elevada, del orden de $10^{12} \Omega$, Figura 9.



Transistor de efecto de campo: JFET y MOSFET

Dispositivos Electrónicos A- curso 2010

Si se aplica un potencial $V_{GS} > 0$, manteniendo además la fuente, el drenador y el sustrato a potencial cero, Figura 10, entre las regiones de puerta y sustrato se forma un capacitor MOS con dióxido de silicio como dieléctrico. Aplicando los conceptos estudiados del funcionamiento del capacitor MOS, para $V_{GS} > 0$, se acumula una carga positiva sobre la puerta y una carga negativa sobre el sustrato, formándose una región de agotamiento de ancho x_d .

Cuando el potencial V_{GS} tiene el valor necesario para llegar al punto de inversión (el nivel de Fermi intrínseco en la interfaz óxido-semiconductor coincide con el nivel de Fermi del semiconductor) la región de agotamiento llega a un valor máximo $x_{d\text{máx}}$.

Mayores incrementos en la tensión de puerta V_{GS} no producen cambios en la región de agotamiento pero se induce una delgada capa de electrones en la interfaz óxido-semiconductor formando un canal conductor que conecta las regiones de fuente y drenador. Este canal puede modularse mediante la tensión de polarización de la puerta, V_{GS} . La tensión de puerta V_{GS} requerida para producir la capa de inversión se denomina tensión umbral V_T . Si $V_{GS} > V_T$ la altura del canal aumenta debido a que más electrones son atraídos hacia la zona de interfaz, Figura 11.

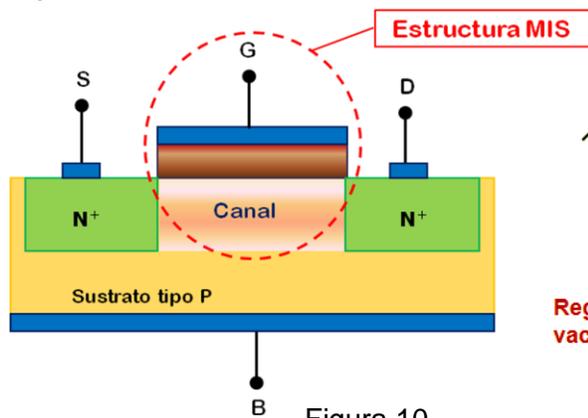


Figura 10

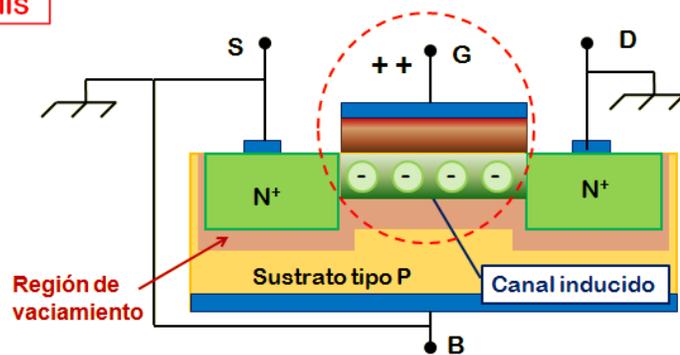


Figura 11

Supongamos ahora que, en las condiciones de polarización de inversión $V_{GS} > V_T$, la tensión de drenador V_{DS} se incrementa desde cero. Para $V_{DS} = 0$ no hay circulación de corriente por drenador.

Cuando V_{DS} toma pequeños valores positivos el canal inducido se comporta como un resistor y fluye una corriente por drenador proporcional al potencial V_{DS} aplicado.

La Figura 12 muestra esta condición.

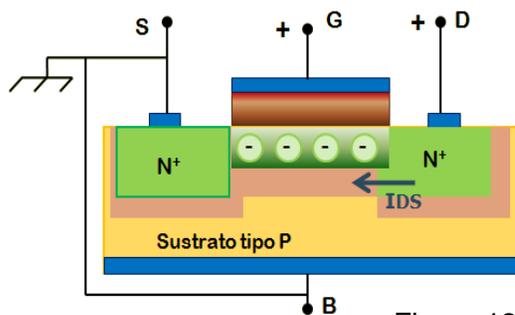


Figura 12

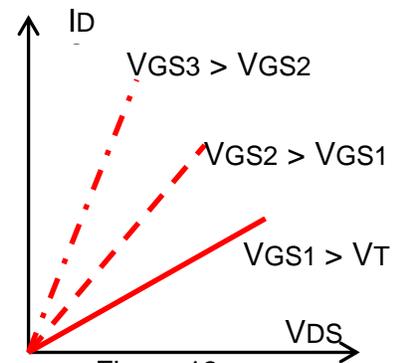


Figura 13

Transistor de efecto de campo: JFET y MOSFET

Dispositivos Electrónicos A- curso 2010

Para esta condición de polarización la relación entre la corriente de drenador I_{DS} y la tensión V_{DS} puede escribirse:

$$I_{DS} = G_d V_{DS}$$

G_d es la conductancia del canal para pequeños valores de V_{DS} , calculada como:

$$G_d = \frac{W}{L} \mu_n |Q_n|$$

μ_n es la movilidad de los electrones en la capa de inversión, Q_n es la magnitud de la carga en la capa de inversión por unidad de área, L es la longitud del canal y w es el ancho del canal (perpendicular al plano del dibujo de la Figura 12). La carga en la capa de inversión es función del potencial de la puerta (V_{GS}) y por lo tanto, la acción del transistor MOSFET es la modulación de la conductancia del canal por medio de la tensión de puerta.

La Figura 13 muestra la característica I_{DS} - V_{DS} que corresponde a pequeños valores de V_{DS} para $V_{GS} > V_T$. Esta zona se denomina **región lineal**.

Al seguir aumentando la tensión V_{DS} , manteniendo una tensión V_{GS} constante por encima de V_T , la tensión entre la puerta y los puntos a lo largo de canal disminuye desde V_{GS} en el extremo de fuente a $(V_{GS} - V_{DS})$ en el extremo de Drenador. Como la altura del canal depende de esta tensión, el canal no presentará una altura uniforme sino que será más alto en el extremo de Fuente, como se muestra en las Figuras 14 a) y 14 b).

A medida que V_{DS} aumenta el canal se estrecha en el extremo de Drenador variando la resistencia vista entre los extremos de Drenador y Fuente. Como consecuencia la característica I_{DS} - V_{DS} comienza a curvarse, como se ve en la Figura 14 c). Esta región de funcionamiento se denomina **no lineal**.

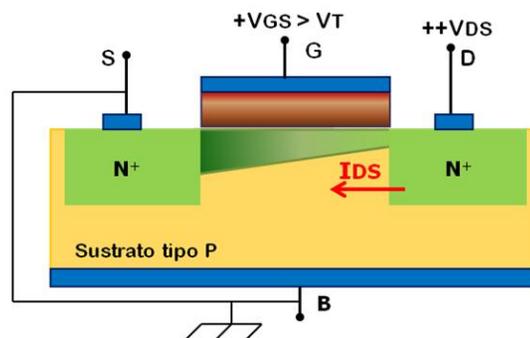


Figura 14 a)

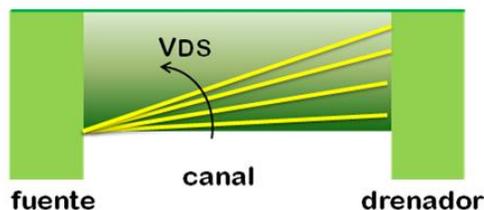


Figura 14 b)

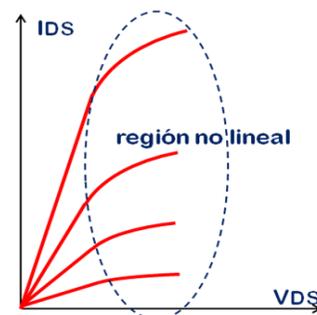


Figura 14 c)

Transistor de efecto de campo: JFET y MOSFET

Dispositivos Electrónicos A- curso 2010

Si la tensión V_{DS} sigue en aumento se llega a un valor de tensión para el cual la densidad de carga en el terminal de drenador se anula, provocando que la pendiente de la característica I_{DS} - V_{DS} en ese punto sea cero, Figuras 15 a) y 15 b). Entonces, en ese punto $V_{DS} = V_{DSsat}$:

$$V_{DSsat} = V_{GS} - V_T$$



Figura 15 a)

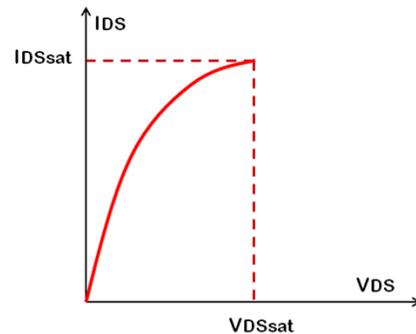


Figura 15 b)

Para tensiones $V_{DS} > V_{DSsat}$ el punto donde se cierra el canal se mueve hacia el terminal de Fuente. Los portadores se mueven por el canal hasta ese punto y luego son inyectados, por el campo presente, hacia el Drenador. Para un dispositivo ideal la corriente se mantiene constante a partir del punto V_{DSsat} , Figura 16. Esta zona de la característica I_{DS} - V_{DS} se conoce como **región de saturación**.

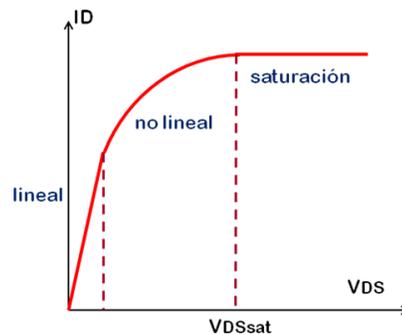
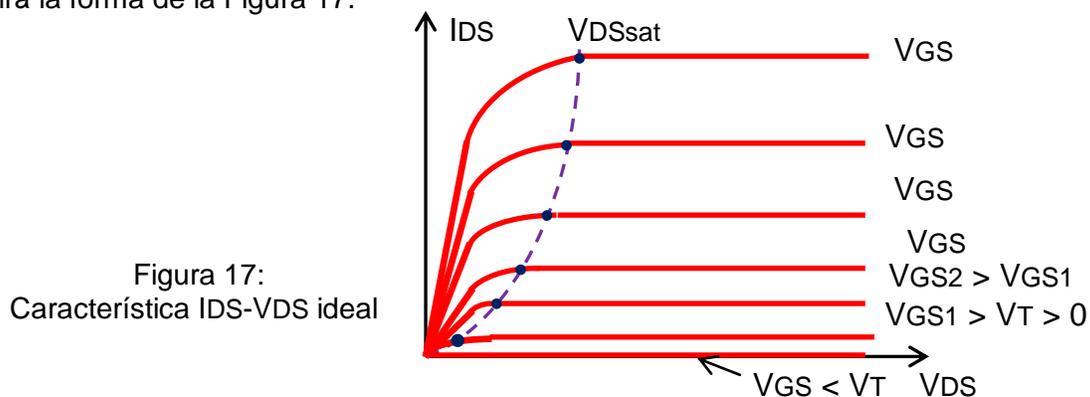


Figura 16

Podemos ahora determinar el comportamiento del dispositivo para un conjunto de polarizaciones de puerta y drenador, determinando así la característica I_{DS} - V_{DS} completa para un MOSFET de canal N (sustrato tipo P).

Cuando $V_{GS} \leq V_T$ la tensión de puerta no permite la creación del canal superficial y la corriente de drenador I_{DS} es nula para cualquier polarización aplicada. Para $V_{GS} > V_T$ la característica seguirá la forma de la Figura 17.



Transistor de efecto de campo: JFET y MOSFET
 Dispositivos Electrónicos A- curso 2010

La Figura 18 a) muestra otro tipo de dispositivo denominado MOSFET de canal N en modo de vaciamiento o normalmente conductor. A diferencia del anterior una región conductiva de canal N, ya formada desde el proceso de fabricación, se extiende bajo la región de óxido.

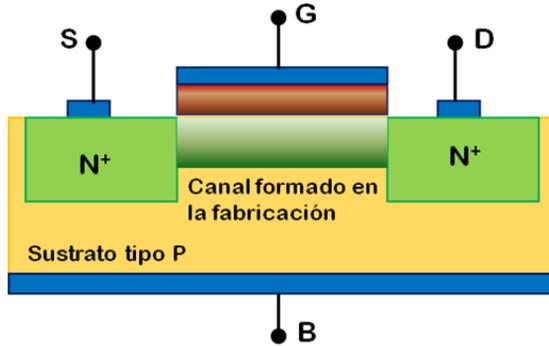


Figura 18 a)

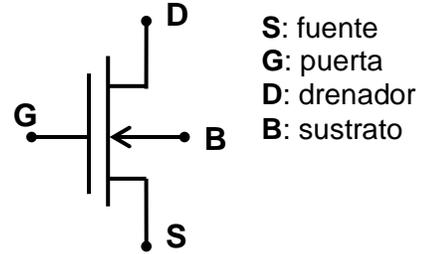


Figura 18 b)

En este dispositivo existe un canal ya formado y hay circulación de corriente aún cuando la tensión de Puerta sea nula. La denominación vaciamiento se refiere a que es necesario agotar o vaciar de portadores el canal para que se anule la corriente. Para lograr este efecto se debe aplicar una tensión negativa en la Puerta. En la Figura 18 b) se muestra el símbolo esquemático.

Al aplicar una tensión entre Puerta y Fuente negativa se reduce el canal agotándolo de electrones, por lo que habrá algún valor de tensión V_{GS} que anula la presencia del canal conductor y la corriente se reduce a cero. Si $V_{GS} \geq 0$ el canal se hace más conductor incrementando en consecuencia la circulación de corriente por encima de la denominada I_{DSS} , I_{DS} para $V_{GS} = 0$ V.

La tensión V_{GS} que anula la circulación de corriente entre Drenador y Fuente se denomina V_{GS} de corte ($V_{GS(Off)} = V_p$) en las hojas de datos. La Figura 19 muestra la característica I_{DS} - V_{DS} .

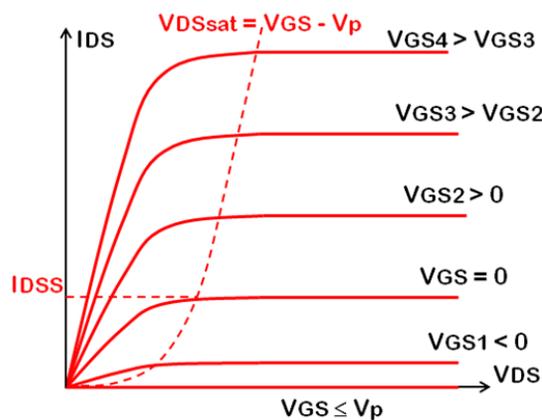


Figura 19

Transistor de efecto de campo: JFET y MOSFET

Dispositivos Electrónicos A- curso 2010

Las Figuras 20 a) y 20 b) muestran las características de transferencia I_{DS} - V_{GS} en la región de saturación para un MOSFET de enriquecimiento y uno de agotamiento.

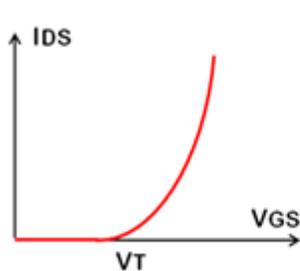


Figura 20 a)

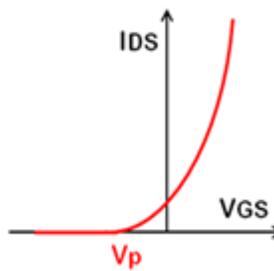


Figura 20 b)

La ecuación que representa la característica $I_{DS} = f(V_{DS}, V_{GS})$ para un transistor MOSFET de canal N normalmente bloqueado es:

$$I_{DS} = \mu_n C_{ox} \frac{w}{L} \left[(V_{GS} - V_T) V_{DS} - \frac{1}{2} V_{DS}^2 \right]$$

$$I_{DS} = k \left[(V_{GS} - V_T) V_{DS} - \frac{1}{2} V_{DS}^2 \right]$$

Esta ecuación es válida hasta el comienzo de la zona de saturación. En ese punto la corriente es máxima y permanece constante para un dispositivo ideal. Si derivamos la ecuación anterior para calcular el máximo se puede encontrar el valor de V_{DSsat} , resultando: $V_{DSsat} = V_{GS} - V_T$.

$$I_{DSsat} = k (V_{GS} - V_T)^2$$

La ecuación anterior representa la característica $I_{DS} = f(V_{DS}, V_{GS})$ en la región de saturación, Figura 21.

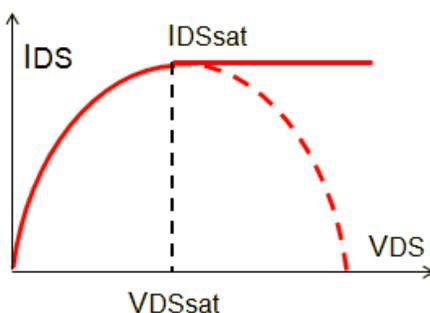


Figura 21

La Figura 22 muestra la característica I_{DS} - V_{DS} generada a partir de cambiar la tensión aplicada entre la Puerta y la Fuente para un MOSFET de canal N normalmente bloqueado.

Transistor de efecto de campo: JFET y MOSFET
 Dispositivos Electrónicos A- curso 2010

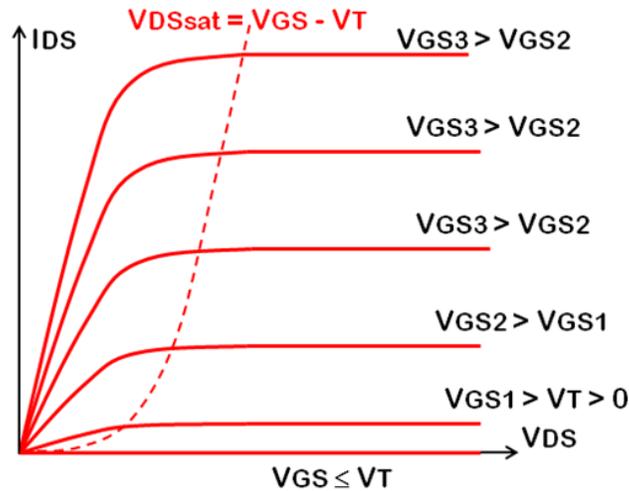


Figura 22

Para la región donde $V_{DS} < V_{DSsat}$ (región de no saturación):

$$I_{DS} = k [2 (V_{GS} - V_T) V_{DS} - V_{DS}^2]$$

Para la región donde $V_{DS} \geq V_{DSsat}$ (región de saturación):

$$I_{DS} = k (V_{GS} - V_T)^2$$

El parámetro k , que es función de las características constructivas, para el dispositivo de canal N está dado por:

$$k = \frac{w \mu_n C_{ox}}{2 L}$$

C_{ox} : capacitancia del óxido por unidad de área

t_{ox} : espesor del óxido

μ_n : movilidad de electrones

w, L : ancho y longitud del canal, respectivamente.

La relación w/L se denomina relación de aspecto y es un parámetro de diseño para los transistores MOSFET.

Al graficar la relación I_{DS} - V_{GS} en la región de saturación se obtiene la característica de transferencia, Figura 23.

Puede observarse que la corriente es nula hasta alcanzar la tensión V_{GS} el valor del potencial umbral V_T . Para un dispositivo de canal N normalmente bloqueado el potencial V_T es positivo.

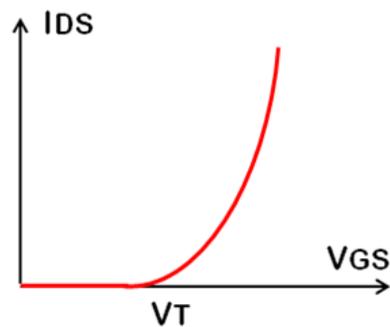


Figura 23

3.1- Característica IDS-VDS para un MOSFET de canal N normalmente conductor

En la Figura 24 se muestra nuevamente el esquema de un MOSFET normalmente conductor de canal N, también llamado de agotamiento o vaciamiento. Como se dijo, en este tipo de dispositivo hay un canal formado en el proceso de fabricación, de modo que puede circular corriente con tensión nula entre Fuente y Puerta.

Al aplicar una tensión negativa entre Puerta y Fuente se reduce el canal agotándolo de electrones, por lo que habrá algún valor de tensión VGS que anula la presencia del canal conductor y la corriente se reduce a cero.

Si $V_{GS} \geq 0$ el canal se hace más conductor incrementando en consecuencia la circulación de corriente por encima de la denominada IDSS, IDS para $V_{GS} = 0$ V.

La tensión VGS que anula la circulación de corriente entre Drenador y Fuente se denomina VGS de corte ($V_{GS}(\text{Off}) = V_p$) en las hojas de datos.

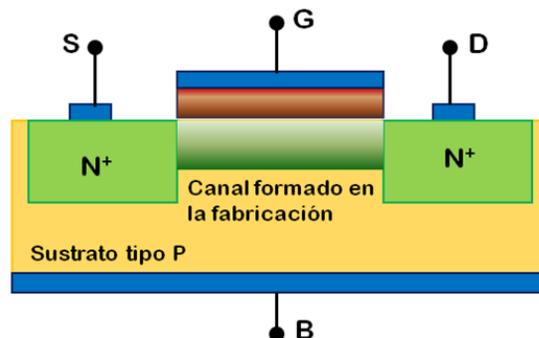


Figura 24

La Figura 25 muestra la característica IDS-VDS, para un MOSFET de canal N normalmente conductor.

Transistor de efecto de campo: JFET y MOSFET
Dispositivos Electrónicos A- curso 2010

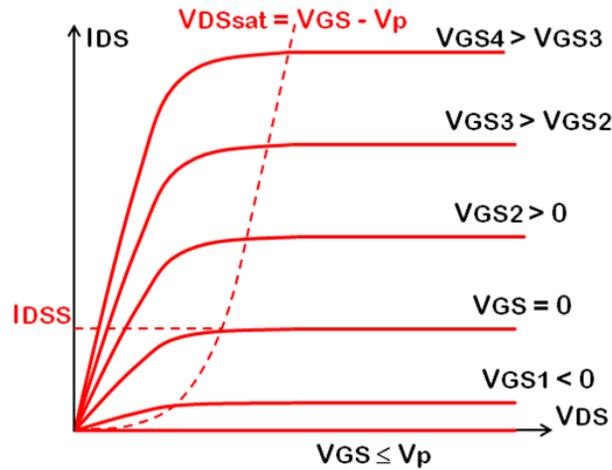


Figura 25

La Figuras 26 muestra la característica de transferencia (I_{DS} - V_{GS}) en la región de saturación.

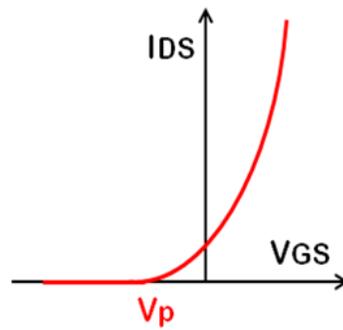


Figura 26

Puede verse que V_p es un valor de tensión negativa para un dispositivo de canal N normalmente conductor.

En la Figura 27 se muestra un resumen de las curvas características para los distintos tipos de MOSFET.

	Estructura básica	Símbolo	Característica de salida	Característica de transferencia
MOSFET de canal N Normalmente bloqueado				
MOSFET de canal N Normalmente conductor				
MOSFET de canal P Normalmente bloqueado				
MOSFET de canal P Normalmente conductor				

Figura 27

3.2 MOSFET: Circuitos de polarización

Trataremos los circuitos de polarización suponiendo que el dispositivo trabaja en la región de saturación. La corriente I_{DS} puede expresarse:

$$I_{DSsat} = \frac{1}{2} \mu_n C_{ox} \frac{w}{L} (V_{GS} - V_T)^2$$

$$I_{DSsat} = k (V_{GS} - V_T)^2$$

El circuito de polarización más simple corresponde al método de polarización fija, por el cual se obtiene la tensión V_{GS} a través de una fuente de alimentación externa V_{GG} .

El circuito de la Figura 28 es una configuración típica para polarizar un transistor MOSFET de canal N normalmente bloqueado.

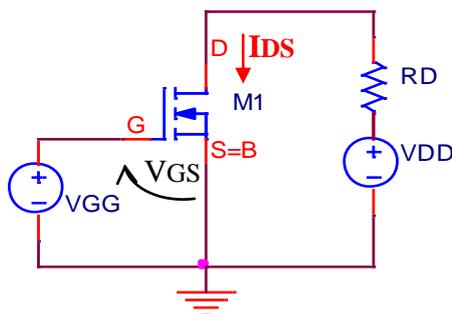


Figura 28

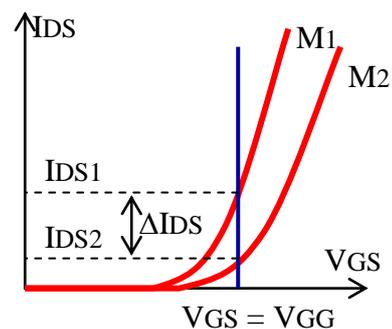


Figura 29

Como $V_{GS} = V_{GG}$, la corriente queda determinada por:

$$I_{DSsat} = \frac{1}{2} \mu_n C_{ox} \frac{w}{L} (V_{GG} - V_T)^2$$

Si bien este circuito es muy sencillo, presenta algunos inconvenientes que lo hacen poco práctico. En primer lugar la necesidad de otra fuente de alimentación aparte de VDD. Por otra parte, siempre se pueden producir variaciones durante el proceso de fabricación que hacen que dos dispositivos no sean exactamente iguales. En la Figura 29 se muestra tal situación. Al aplicar una polarización $V_{GS} = V_{GG}$ se produce una gran dispersión en los valores de la corriente de polarización: $\Delta I_{DS} = I_{DS1} - I_{DS2}$.

En la Figura 30 se muestra una versión mejorada del circuito anterior, agregando un resistor de valor R_s entre la fuente y tierra. La tensión de polarización V_{GS} queda determinada por V_{GG} y la caída de tensión en R_s :

$$V_{GG} = V_{GS} + I_{DS} R_s$$

$$V_{GS} = V_{GG} - I_{DS} R_s$$

Como V_{GG} es constante si la corriente I_{DS} aumenta, aumenta la caída de tensión $I_{DS} R_s$ y V_{GS} disminuye, produciendo una compensación que estabiliza el punto Q.

En la Figura 31 se aprecia una menor variación en la corriente I_{DS} frente a dispersiones en los dispositivos.

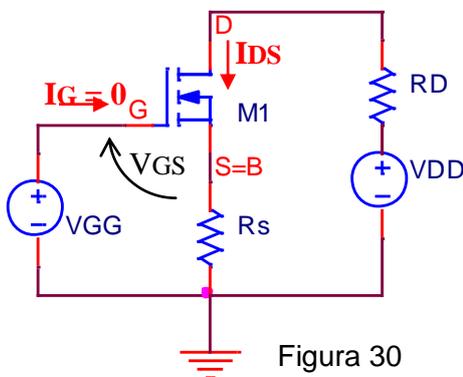


Figura 30

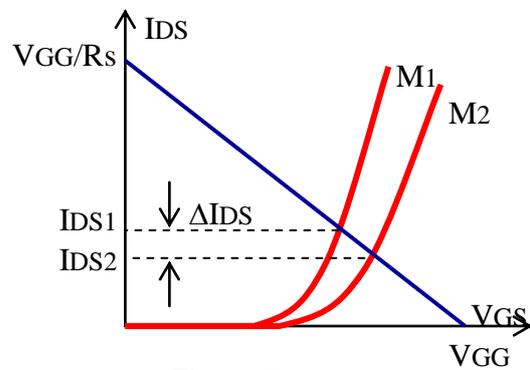


Figura 31

Se puede eliminar la necesidad de la fuente V_{GG} reemplazando por un divisor de tensión en la puerta G, Figura 32.

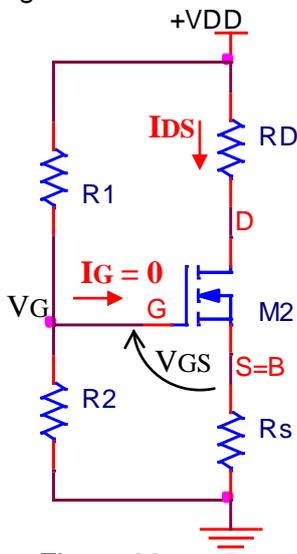


Figura 32

$$V_G = V_{DD} \frac{R_2}{R_1 + R_2}$$

$$V_{GS} = V_G - I_{DS} R_s$$

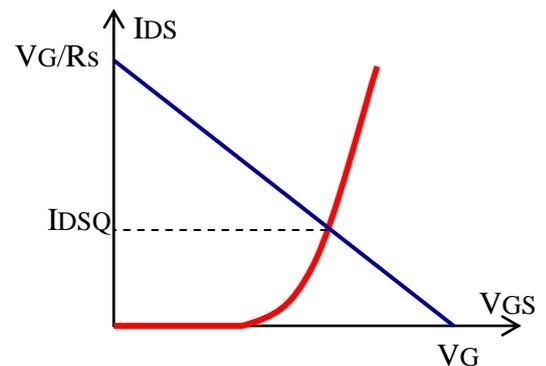


Figura 33

Esta configuración permite establecer un punto de reposo Q suficientemente independiente de los parámetros del dispositivo.

La Figura 33 muestra la obtención del punto Q a partir de la característica de transferencia. Debido a que $I_G = 0$, R1 y R2 pueden elegirse de valor muy alto [$M\Omega$], permitiendo una elevada impedancia de entrada.

Otra configuración usada es la mostrada en la Figura 34. En este circuito se tiene:

$$V_{GS} = V_{DS} = V_{DD} - I_{DS} R_D$$

RG proporciona un camino que permite compensar las variaciones en I_{DS} .

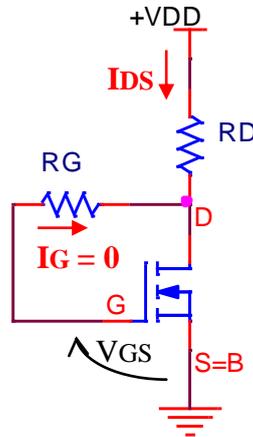
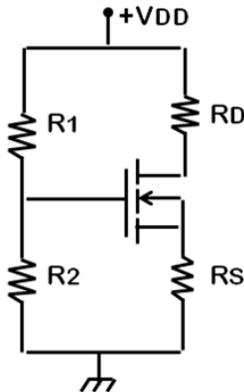


Figura 34

Ejemplo 1

Para el siguiente circuito calcular el punto de polarización Q. El transistor es el 2N4351.

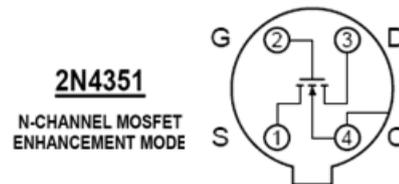


- R1 = 22 MΩ
- R2 = 18 MΩ
- VDD = 40 V
- RD = 3 KΩ
- RS = 0.82 KΩ

$$V_G = V_{DD} \frac{R_2}{R_1 + R_2} = 18 \text{ V}$$

$$R_G = \frac{R_1 R_2}{R_1 + R_2} = 9.9 \text{ M}\Omega$$

De las hojas de datos del dispositivo se obtiene:



ELECTRICAL CHARACTERISTICS @ 25 °C (unless otherwise stated) ($V_{SB} = 0V$ unless otherwise stated)

SYMBOL	CHARACTERISTIC	MIN	TYP	MAX	UNITS	CONDITIONS
BV_{DSS}	Drain to Source Breakdown Voltage	25			V	$I_D = 10\mu A, V_{GS} = 0V$
$V_{DS(on)}$	Drain to Source "On" Voltage			1		$I_D = 2mA, V_{GS} = 10V$
$V_{GS(th)}$	Gate to Source Threshold Voltage	1		5		$V_{DS} = 10V, I_D = 10\mu A$
I_{GSS}	Gate Leakage Current			10	pA	$V_{GS} = \pm 30V, V_{DS} = 0V$
I_{DSS}	Drain Leakage Current "Off"			10	nA	$V_{DS} = 10V, V_{GS} = 0V$
$I_{D(on)}$	Drain Current "On"	3			mA	$V_{GS} = 10V, V_{DS} = 10V$
g_{fs}	Forward Transconductance	1000			μS	$V_{DS} = 10V, I_D = 2mA, f = 1MHz$
$r_{DS(on)}$	Drain to Source "On" Resistance			300	Ω	$V_{GS} = 10V, I_D = 0A, f = 1kHz$

De las hojas de datos extraemos los parámetros necesarios para caracterizar al dispositivo. El primero es la tensión umbral V_T denominada $V_{GS(Th)}$. Como puede apreciarse existe dispersión de valores, por lo que se elige: $V_T = V_{GS(Th)} = 5 \text{ V}$.

El otro parámetro necesario para caracterizar al dispositivo es k . Generalmente, este parámetro se da en forma indirecta a través del valor $I_{D(on)}$. Esta corriente establece un valor de 3 mA para $V_{GS} = 10 \text{ V}$, de donde:

$$k = \frac{I_{D(on)}}{(V_{GS} - V_T)^2} = 0.12 \text{ mA/V}^2$$

$$I_{DS} = 0.12 \text{ mA/V}^2 (V_{GS} - V_T)^2 = 0.12 (V_{GS} - 5 \text{ V})^2$$

$$V_{GS} = V_G - I_{DS} R_S = 18 \text{ V} - I_{DS} 0.82 \text{ K}\Omega$$

Resolviendo el sistema en forma analítica se obtienen: **$I_{DS} = 6.7 \text{ mA}$, $V_{GS} = 12.5 \text{ V}$**

Con estos datos se puede calcular V_{DS} :

$$V_{DS} = V_{DD} - I_{DS} (R_D + R_S) = 40 \text{ V} - 6.7 \text{ mA} (3 \text{ K}\Omega + 0.82 \text{ K}\Omega) = 14.4 \text{ V}$$

Debe verificarse que $V_{DS} \geq V_{DSsat} = V_{GS} - V_T$

$$14.4 \text{ V} \geq 12.5 \text{ V} - 5 \text{ V} = 7.5 \text{ V}$$

Verificando que el dispositivo se encuentra en la zona de saturación.

La Figura 34 muestra la resolución del sistema en forma gráfica, a partir de la característica de transferencia y la ecuación de la recta de carga estática para la malla de Puerta.

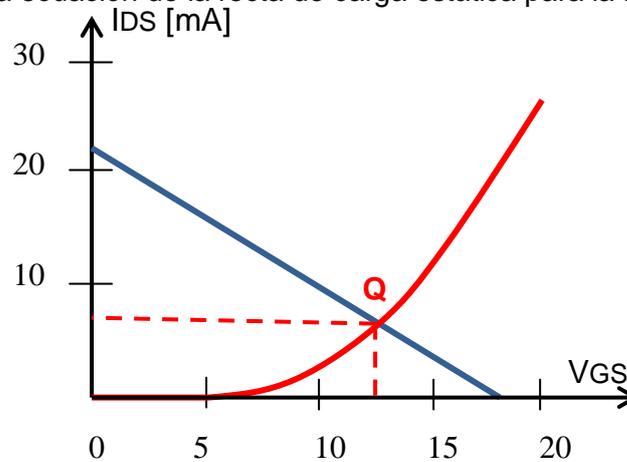
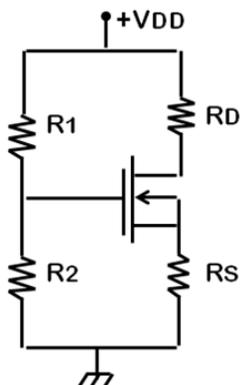


Figura 34

Ejemplo 2

Para el siguiente circuito calcular el punto de polarización Q, teniendo en cuenta los datos dados para el transistor.



- $R_1 = 110 \text{ M}\Omega$
- $R_2 = 10 \text{ M}\Omega$
- $V_{DD} = 18 \text{ V}$
- $R_D = 1.8 \text{ K}\Omega$
- $R_S = 0.75 \text{ K}\Omega$
- $V_{GS(off)} = -3 \text{ V}$
- $I_{DSS} = 6 \text{ mA}$

$$V_G = V_{DD} \frac{R_2}{R_1 + R_2} = 1.5 \text{ V}$$

$$R_G = \frac{R_1 R_2}{R_1 + R_2} = 9.2 \text{ M}\Omega$$

El transistor dado es un MOSFET de canal N normalmente conductor por lo que la tensión umbral V_T , denominada $V_{GS(off)}$ en las hojas de datos es un valor negativo.

Por otra parte, el valor I_{DSS} representa el valor de la corriente I_{DS} cuando $V_{GS} = 0$, ya que como se dijo, el dispositivo tiene formado un canal desde su fabricación por lo que circula corriente aún cuando $V_{GS} = 0$.

Obteniendo el equivalente de Thevenin en el circuito de Puerta y con la consideración $I_G \cong 0$:

$$V_{GS} = V_G - I_{DS} R_s = 1.5 \text{ V} - I_{DS} 0.75 \text{ K}\Omega$$

La ecuación de la característica de transferencia:

$$I_{DS} = k (V_{GS} - V_T)^2$$

Debe hacerse la observación que en este caso $V_T = -3 \text{ V}$. El valor de k puede encontrarse de la condición: $I_{DSS} = 6 \text{ mA}$, $V_{GS} = 0$, de donde: $k = 0.67 \text{ mA/V}^2$.

Resolviendo el sistema determinado por las dos ecuaciones anteriores se obtienen los valores para I_{DS} y V_{GS} , resultando: $I_{DS} = 3.1 \text{ mA}$, $V_{GS} = -0.8 \text{ V}$.

Planteando la ecuación de la malla de salida se obtiene: $V_{DS} = 10.1 \text{ V}$.

La Figura 35 muestra la resolución en forma gráfica.

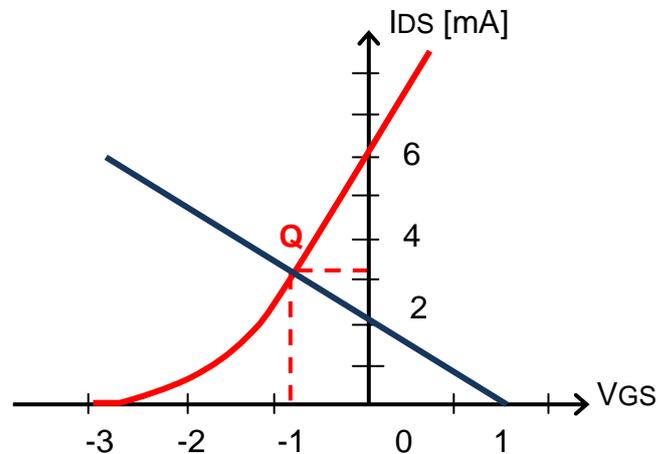


Figura 35

4- MOSFET como amplificador: Circuito equivalente de pequeña señal

Para encontrar un modelo equivalente de pequeña señal consideramos el siguiente esquema básico para un transistor MOSFET de canal N normalmente bloqueado como amplificador, Figura 36.

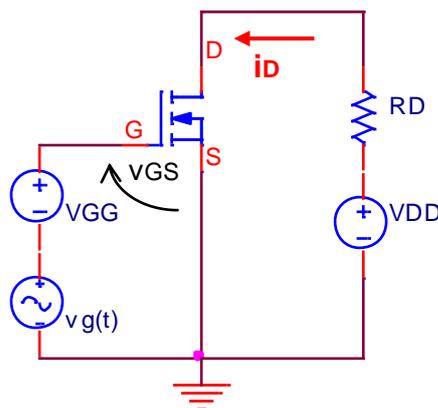


Figura 36

Para $v_g(t) = 0$ al resolver el circuito se puede encontrar el punto de polarización Q.

Si $v_g(t) \neq 0$, la tensión total entre la puerta y la fuente estará dada por: $v_{GS} = V_{GSQ} + v_{gs}(t)$.

En esas condiciones la corriente entre drenador y fuente queda expresada por:

$$i_D = \frac{1}{2} \mu_n C_{ox} (w/L) [V_{GSQ} + v_{gs} - V_T]^2$$

$$i_D = \frac{1}{2} \mu_n C_{ox} (w/L) [(V_{GSQ} - V_T)^2 + 2 (V_{GSQ} - V_T) v_{gs} + v_{gs}^2]$$

$$i_D = \underbrace{\frac{1}{2} \mu_n C_{ox} (w/L) (V_{GSQ} - V_T)^2}_{IDSQ} + \underbrace{\frac{1}{2} \mu_n C_{ox} (w/L) 2 (V_{GSQ} - V_T) v_{gs}}_{\text{Término lineal}} + \underbrace{\frac{1}{2} \mu_n C_{ox} (w/L) v_{gs}^2}_{\text{Término no lineal}}$$

Si se desea obtener un buen amplificador el término no lineal debe ser lo menor posible frente al término lineal.

$$\frac{1}{2} \mu_n C_{ox} (w/L) v_{gs}^2 \ll \mu_n C_{ox} (w/L) (V_{GSQ} - V_T) v_{gs}$$

Resultando como condición para linealizar: $v_{gs} \ll 2 (V_{GSQ} - V_T)$

Si se satisface la anterior, la corriente total de drenador será: $i_D \cong IDSQ + i_d$

$$i_d = \mu_n C_{ox} (w/L) (V_{GSQ} - V_T) v_{gs}$$

$$\frac{i_d}{v_{gs}} \equiv g_m = \mu_n C_{ox} (w/L) (V_{GS} - V_T)$$

g_m se denomina **transconductancia** y puede definirse como:

$$g_m = \left. \frac{\partial i_D}{\partial V_{GS}} \right|_{\text{punto Q}}$$

g_m es la pendiente de la característica de transferencia en el punto de polarización Q, Fig.57.

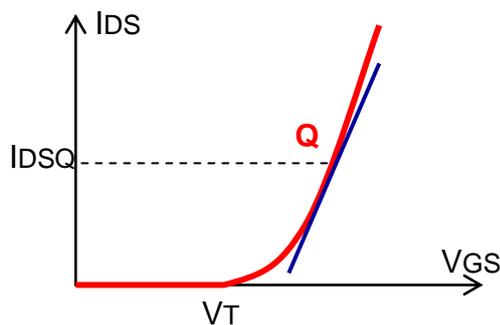


Figura 37

La corriente de señal puede representarse por $i_d = g_m v_{gs}$. Para la puerta la corriente $i_g = 0$.

La ecuación anterior se puede representar por un modelo eléctrico como el de la Figura 38.

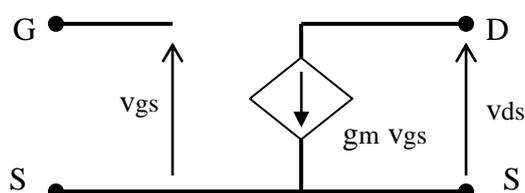


Figura 38

En un dispositivo ideal en la región de saturación las curvas I_{DS} - V_{DS} tienen pendiente nula. Un dispositivo real presenta una pequeña pendiente, Figura 39, que está representada por la conductancia de salida g_D , o su inversa la resistencia de salida r_D . Se define:

$$r_D = \left. \frac{\partial i_D}{\partial v_{DS}} \right|_{\text{punto Q}}$$

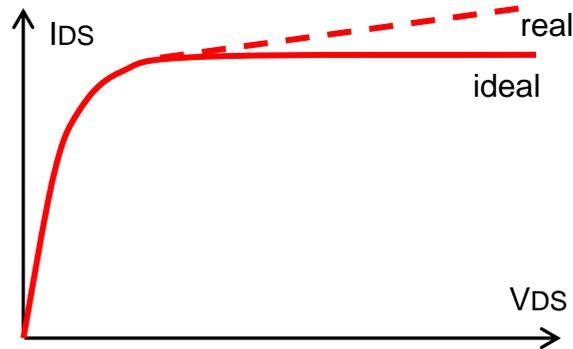


Figura 39

La corriente de señal puede representarse ahora por: $i_d = g_m v_{gs} + g_D v_{ds}$. Se modifica el circuito equivalente quedando como el de la Figura 40.

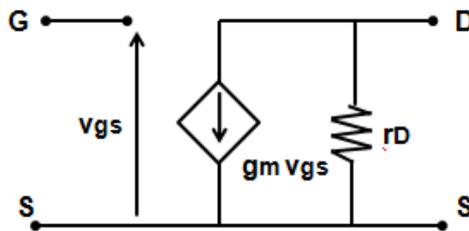


Figura 40

a. **Amplificador con transistor MOSFET en Fuente Común**

La Figura 41 muestra una etapa amplificadora fuente común básica.

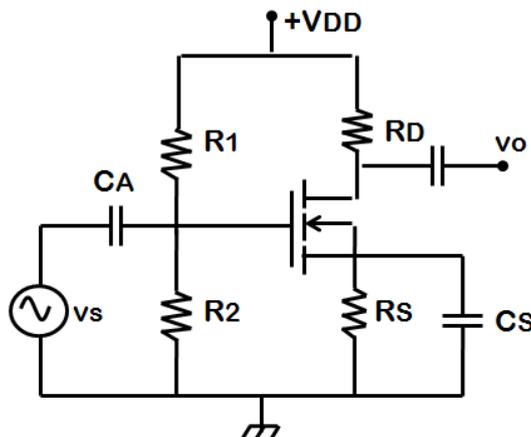


Figura 41

Los resistores R1, R2, RD y RS forman la red de polarización que permite obtener un punto de reposo estático (Q) adecuado. Para analizar el circuito en pequeña señal se considera que las capacitancias CA y CS tienen un valor tal que su reactancia equivalente se modela como un cortocircuito. Resulta el circuito equivalente de señal mostrado en la Figura 42.

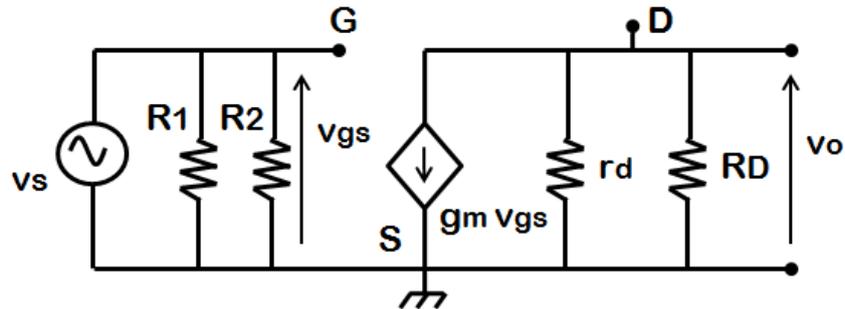


Figura 42

La tensión de salida v_o puede calcularse como el producto de la corriente entregada por el generador de corriente y la resistencia equivalente $R_L = r_d \parallel R_D$.

$$v_o = -g_m v_{gs} R_L$$

$$v_{gs} = v_s$$

La ganancia de tensión estará dada por:

$$A_v = \frac{v_o}{v_s} = -g_m R_L$$

La impedancia de entrada corresponderá al paralelo de R1 y R2.

$$R_i = R_1 \parallel R_2$$

Amplificador con transistor MOSFET en Drenador Común (Seguidor de Fuente)

La Figura 43 muestra una etapa Drenador Común conocida también como Seguidor de Fuente.

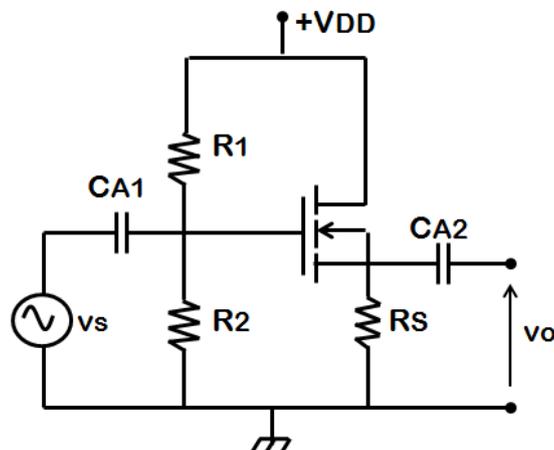


Figura 43

Reemplazando por el circuito equivalente se obtiene la siguiente configuración circuital:

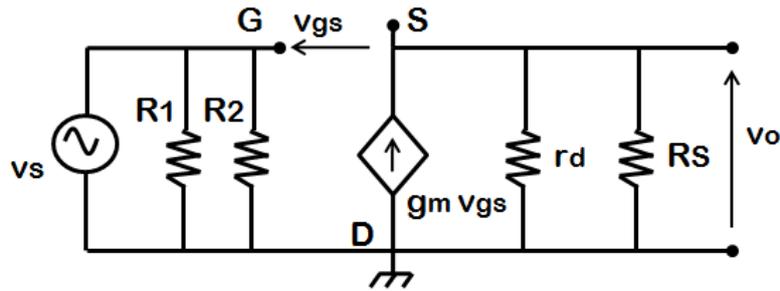


Figura 44

$$v_o = g_m v_{gs} (r_d // R_s)$$

$$v_{gs} = v_s - v_o$$

$$A_v = \frac{v_o}{v_s} = \frac{g_m (r_d // R_s)}{1 + g_m (r_d // R_s)} \cong 1$$

Este tipo de configuración es un amplificador no inversor con una ganancia de tensión aproximadamente unitaria.

La impedancia de entrada corresponderá al paralelo de R1 y R2.

$$R_i = R_1 // R_2$$