

Organización de Computadoras

SEMANA 11

UNIVERSIDAD NACIONAL DE QUILMES

Que vimos?

- Memorias:
- Características
- Memoria ROM
- Jerarquía de memorias
- Cache:
- Motivación
- ¿Que?
- Organización
- Función de mapeo

Hoy!

- Políticas de desalojo
- Políticas escritura
- Tasa de aciertos
- Tiempos de acceso

Políticas de Desalojo

- Cuando se produce un fallo y un nuevo bloque debe ser cargado en la caché, debe elegirse una línea (donde generalmente ya hay un bloque) para ocupar.

Políticas de Desalojo

- Cuando se produce un fallo y un nuevo bloque debe ser cargado en la caché, debe elegirse una línea (donde generalmente ya hay un bloque) para ocupar.
- Para el **mapeo directo** hay solo una posible línea para un determinado bloque, así que no hay que elegir nada.

Políticas de Desalojo

- Para el mapeo **asociativo** y **asociativo por conjuntos** se necesita una política de reemplazo.
- **LRU (Least Recently Used)** = Menos recientemente usado
 - Se reemplaza el bloque que ha estado más tiempo en la cache sin ser usado.

Políticas de Desalojo

LRU – (Least Recently Used)

- Se necesita almacenar **información extra** para saber cuando se uso el bloque por ultima vez:
- En **asociativa por conjuntos** de 2 vías es muy fácil, con solo un bit alcanza
- **¿Como?**
 - Cada linea tiene un bit de **USO**.
 - Cuando se usa un bloque, su linea se marca con **USO=1** y la otra con **USO=0**.
 - Cuando se tiene que guardar un nuevo bloque se reemplaza el bloque de la linea que esta marcada con **USO=0**

Políticas de Desalojo

FIFO – (First In-First Out)

- **El primero que llega es el primero que se va.**
- Se reemplaza el bloque que ha estado en la cache por más tiempo.

Políticas de Desalojo

LFU – (Least Frequently Used)

- **Menos frecuentemente usado.**
- Se reemplaza el bloque que ha sido usado menos veces.
- Se puede implementar con un contador de accesos en cada línea.
-

Políticas de Desalojo

Random - Aleatorio

- **Se elige una línea al azar.**
- Algunos estudios de simulación muestran que esta implementación es apenas menos performante que los anteriores.

-

Políticas de Escritura

- Cuando se quiere escribir una celda que está en la cache, ¿Que pasa?
- Se elige una política de escritura:
- **Write through:**
 - Se escribe inmediatamente a memoria.
 - Las escrituras no se benefician de la caché.

Políticas de Escritura

- **Write back:**

- Se marca a la celda como sucia.
- Cuando se desaloja, ahí se escribe a memoria.
- Hay que agregar un bit para indicar que está sucia.

Tasa de aciertos

- Necesitamos saber cuantos de los acceso a memoria encuentran el dato en caché, ya que esto es un claro indicio del desempeño de la misma
- Un sistema con una cache con baja tasa de aciertos puede ser más lento que uno sin cache.
- ¿Porque?
(Representación Gráfica)

Tasa de aciertos

- Con lo anterior ahora estamos listos para empezar a calcular la tasa de aciertos.
- Vamos a identificar un acierto en la cache como **Hit** y un fallo como **Miss**.
- En general:
 - Si tenemos **n** accesos a memoria y de estos **k** fueron **hit**, la tasa de aciertos se calcula como:
 - **Ta = k/n**
 - La tasa de fallos es:
 - **Tf = 1 - Ta**

Tiempo de acceso total

- Para poder calcular el tiempo de acceso total, tenemos que tener la información siguiente:
 - Cantidad de accesos
 - Tasa de aciertos (cache)
 - Tiempo de respuesta de Cache (t_c)
 - Tiempo de respuesta de Memoria (t_m)
- Cálculo:
 - **$T_p = n * T_a * t_c + n * (1 - T_a) * (t_c + t_m)$**

Ejercicios

- Si tienes un sistema con una memoria principal con un tiempo de acceso de 3s y un memoria caché cuyo tiempo de acceso es de 0,3s y cuya tasa de aciertos es del 90 %.
- ¿Cuanto tiempo se tarda en promedio para leer 2000 celdas?

Ejercicios

- Considerar una maquina con una memoria cache de mapeo directo de 1024 lineas, un tamaño de bloque de 4 bytes y una memoria principal de 64 KBytes con celdas de un byte.
- Dada una dirección de memoria calcular la cantidad de bits que se destinan a: Tag, Linea e Indice.
- Suponer que la cache esta vacía, y que se realizan lecturas de datos cuyas direcciones están en el siguiente orden:
 - 0xEA00, 0xEA01, 0x9A03, 0xEA02, 0xEA04, 0xEA05, 0xEA07, 0xEA04
 - Determinar para cada lectura si esta produjo un fallo o un acierto.
- Sabiendo que el tiempo de acceso a la memoria ram es de 0,5 micro-segundos, calcular el tiempo máximo de acceso a la cache para que el tiempo total de los accesos sea inferior a los 2,4 microsegundos

¿Que paso hoy?

- Políticas de desalojo
- Políticas escritura
- Tasa de aciertos
- Tiempos de acceso

Gracias ! :)